



UNIVERSIDAD NACIONAL DE CHIMBORAZO

FACULTAD DE INGENIERIA

GUÍA DE PRÁCTICAS

PERIODO ACADÉMICO 2024 2S

VERSIÓN: 1

Página 1 de 2

CARRERA:

TELECOMUNICACIONES

DOCENTE: GIOVANNY CUZCO

SEMESTRE: TERCERO

PARALELO: A

NOMBRE DE LA ASIGNATURA:

SISTEMAS DIGITALES

CÓDIGO DE LA ASIGNATURA:

LABORATORIO A UTILIZAR:

LABORATORIO ELECTRONICA

Práctica No.

7

Tema: operación de Flip Flops.

Duración
(horas)

2

No. Grupos

No. Estudiantes (por Grupo)

3

Objetivos de la Práctica:

- Familiarizar al estudiante con la utilización y funcionamiento de circuitos de dispositivos del tipo FPGA que realizan operaciones aritméticas binarias, funciones lógicas y secuenciales.

Equipos, Materiales e Insumos:

- PC
- Simulador
- Tarjeta de desarrollo

Procedimiento:

- Diseñar, utilizando solamente compuertas NAND, un flip – flop S – R síncrono activado con señal de reloj CLK en estado alto y que tenga PRESET Y CLEAR. Demuestre su operación.
- Verificar que el siguiente código opere como un FF tipo JK.

```
entity JK_FF is
PORT( J,K,CLOCK: in std_logic;
Q, QB: out std_logic);
end JK_FF;
```

```
Architecture behavioral of JK_FF is
begin
PROCESS (CLOCK)
variable TMP: std_logic;
begin
if (CLOCK='1' and CLOCK'EVENT) then
if (J='0' and K='0') then
TMP:=TMP;
elsif (J='1' and K='1') then
TMP:= not TMP;
elsif (J='0' and K='1') then
```

```

TMP:='0';
else
TMP:='1';
end if;
end if;
Q<=TMP;
Q <=not TMP;
end PROCESS;
end behavioral;

```

3. En base a flip – flop tipo J - K, diseñar un contador sincrónico ascendente según la siguiente tabla. Incluya el circuito de borrado manual.

Grupo 1	Módulo
1	10
2	11
3	12
4	13
5	14

Resultados:

- Operación de contadores con módulo finito .

Anexos:

Referencias bibliográficas:

http://ww1.microchip.com/downloads/en/DeviceDoc/Atmel-42735-8-bit-AVR-Microcontroller-ATmega328-328P_Datasheet.pdf
<http://playground.arduino.cc/Code/BitMath>

Fecha de Revisión y Aprobación: 25/10/2024

Firma Director de Carrera

Firma Docente